



반도체와 원가절감

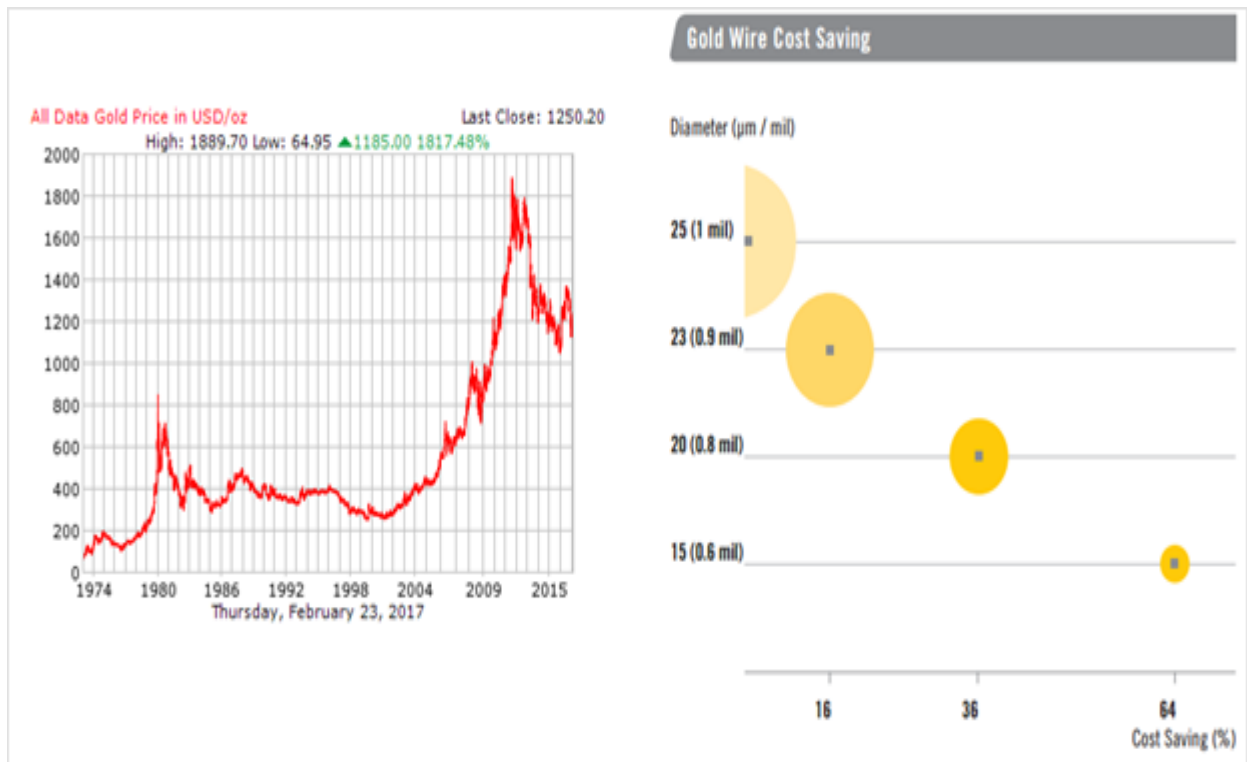
고등학교 시절, 아버지 몰래 들고 온 휴대전화를 자랑하던 친구가 있었는데 전화만 되던 벽돌보다 큰 핸드폰이 200 만 원 가까이한다는 사실에 큰 충격을 받았습니다. 하지만 그때와 비교할 수 없을 정도로 최첨단의 휴대전화이지만 이상하게도 가격은 점점 더 낮아지고 있습니다. 왜 그럴까요? 많은 대답을 할 수 있겠지만 기술개발과 더불어 오늘 이야기할 주제인 '원가절감'이라고 하겠습니다. TV 에 들어가는 반도체 패키지도 가격 경쟁력을 가지려면 원가절감을 피해갈 수 없겠지요. 그래서 이번 이야기에는 반도체 패키징에서 어떤 수고와 노력이 있는지에 대해서 이야기해 보려고 합니다. 그런데 할 이야기가 많아서, 오늘은 먼저 소재에 대한 이야기를 해볼게요!

반도체와 Gold wire

먼저, 반도체 패키징에 사용되는 소재를 살펴봅시다. 패키징에는 여러 가지 소재가 사용됩니다. 리드프레임이나 PCB 와 같은 기판이 있겠고, EMC (epoxy mold compound), Die adhesive, Gold wire 에 이르기까지 다양한 종류의 소재들이 사용됩니다. 이러한 소재들을 생산하는 업체들도 가격 경쟁력을 갖추기 위해 많은 노력을 하고 있지요. 그렇다면 패키징을 하는 업체 입장에서는 어떻게 하면 소재 비용을 줄일 수 있을까요?

첫 번째, 골드 와이어(Gold wire)가 있습니다. 이는 칩과 외부 입출력 단자를 전기적으로 연결해주는 역할을 합니다. 흔히 말로 '금값'이라고 하는데 그만큼 가격이 비싸지요. 지난 30 여 년간의 금 가격의 변화를 보면 꾸준히 상승하고 있습니다. 반도체 패키지를 만들려는

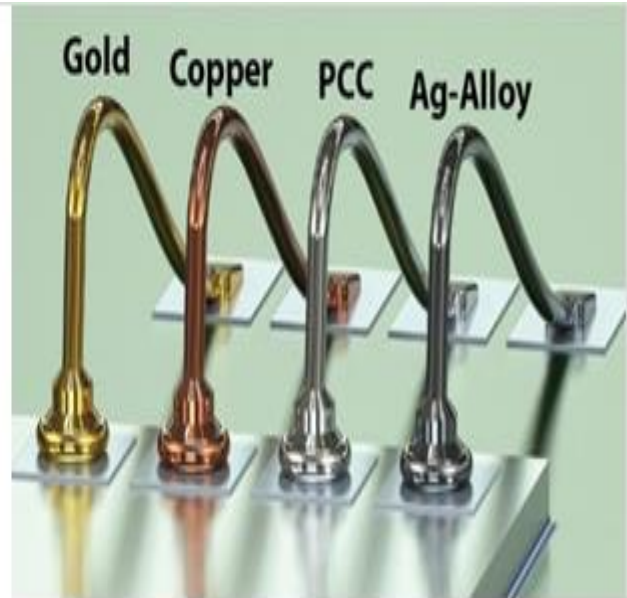
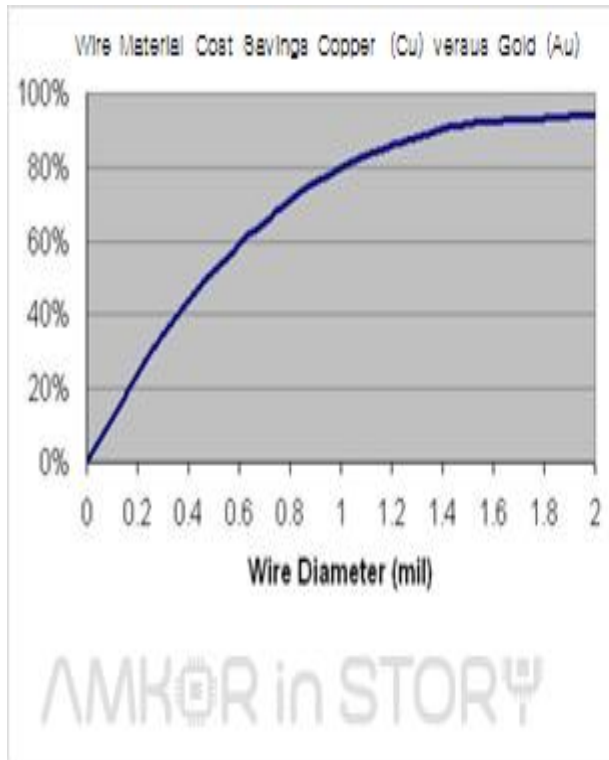
고객 입장에서는 금값은 오르더라도 패키지 제작 비용이 같이 오르는 것은 원치 않겠지요. 그렇다면 가능한 한 Gold wire 를 조금이라도 덜 쓰는 것이 원가절감에 큰 도움이 됩니다.



▲ 금 가격 변동 / Gold wire 지름에 따른 가격 비교

사진출처 : (좌)<https://goo.gl/eIIPGG/>(우)<https://goo.gl/2D2TkE>

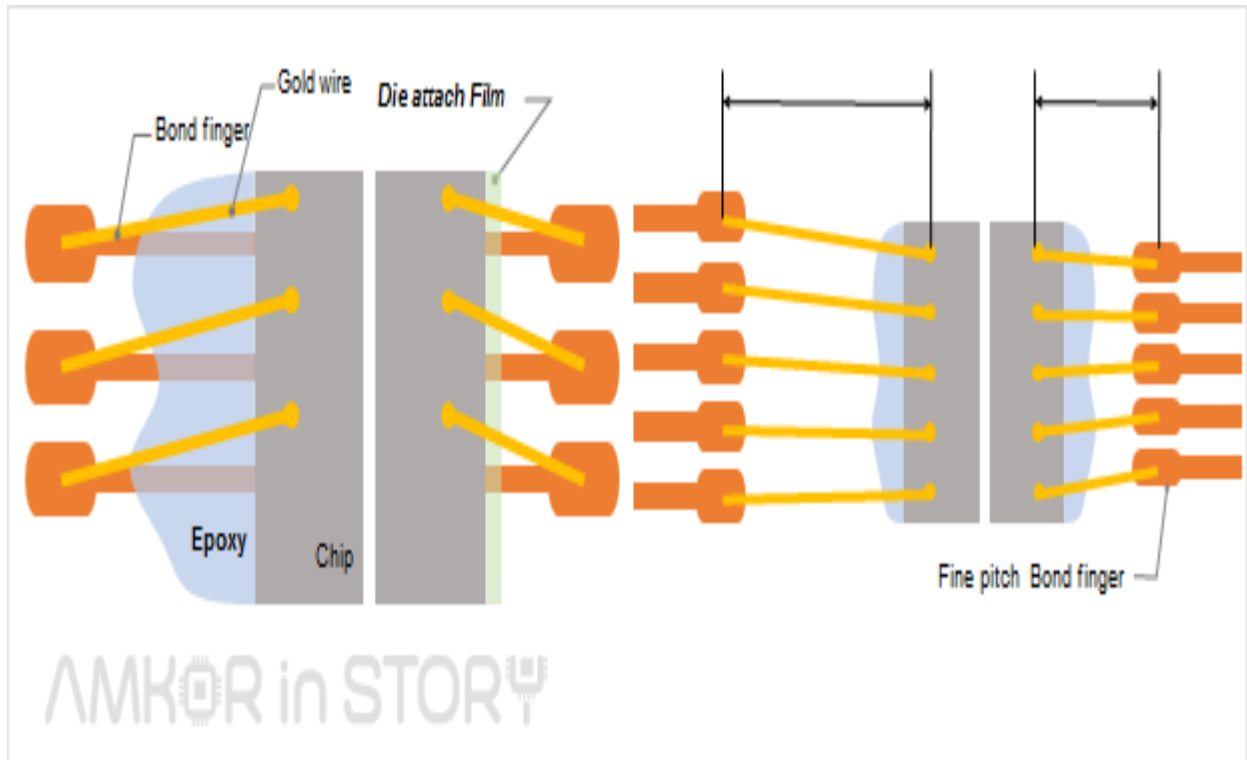
보통 사람의 머리카락 두께는 50 에서 100 μm 정도라고 합니다. 패키지에 사용되는 Gold wire 는 이보다 훨씬 얇은 25 μm 이하입니다. 조금이라도 더 얇은 Gold wire 를 쓴다면 그만큼 가격 경쟁력이 생기겠지요. 그런데 한도 끝도 없이 얇아질 수는 없습니다. 얇아진 만큼 전기적인 특성이 안 좋아지고 몰딩을 하는 동안 sweeping 에 취약하여 인접한 wire 와 합선이 되는 불량이 발생할 수도 있기 때문이지요.



▲ Wire Cost Savings Copper vs. Gold / 다양한 wire 소재들

금은 비싸니까 상대적으로 가격이 저렴한 소재도 있습니다. 대표적인 것인 구리(Cu)입니다. 구리가 아무리 비싸다 하더라도 금에 비할 바는 못되겠지요. 하지만 구리는 쉽게 산화가 되고 금에 비해 딱딱해서 공정에 많은 주의를 기울여야 합니다. 그 외에도 가격 경쟁력이 있는 다양한 소재의 wire 들이 있습니다.

소재를 바꾸는 것 다음으로, Gold wire 를 적게 쓰면 됩니다. 가능한 칩(chip)에 가까운 곳에 Wire 를 연결하면 되겠지요. Chip 을 기판 위에 붙이려면 일종의 접착제가 필요합니다. 이럴 때는 '에폭시(epoxy)'를 사용하는데요, Chip 을 붙이는 동안 액상의 epoxy 가 chip 바깥으로 일부 흘러나오게 됩니다. Wire 를 본딩하는 곳이 chip 에서 너무 가까워 epoxy 가 묻는다면 제대로 본딩이 안 될 수도 있습니다. 에폭시 대신 필름 형태의 DAF (die attach film)을 사용한다면 wire 를 상당히 짧게 할 수 있습니다. 또 하나 배선의 두께와 폭을 줄인다면 그만큼 wire 를 짧게 할 수 있습니다. 그런데 기판의 배선을 두께와 폭을 줄이면 기판 제작 비용이 증가하니, 이것도 고려해서 설계해야 하겠지요.

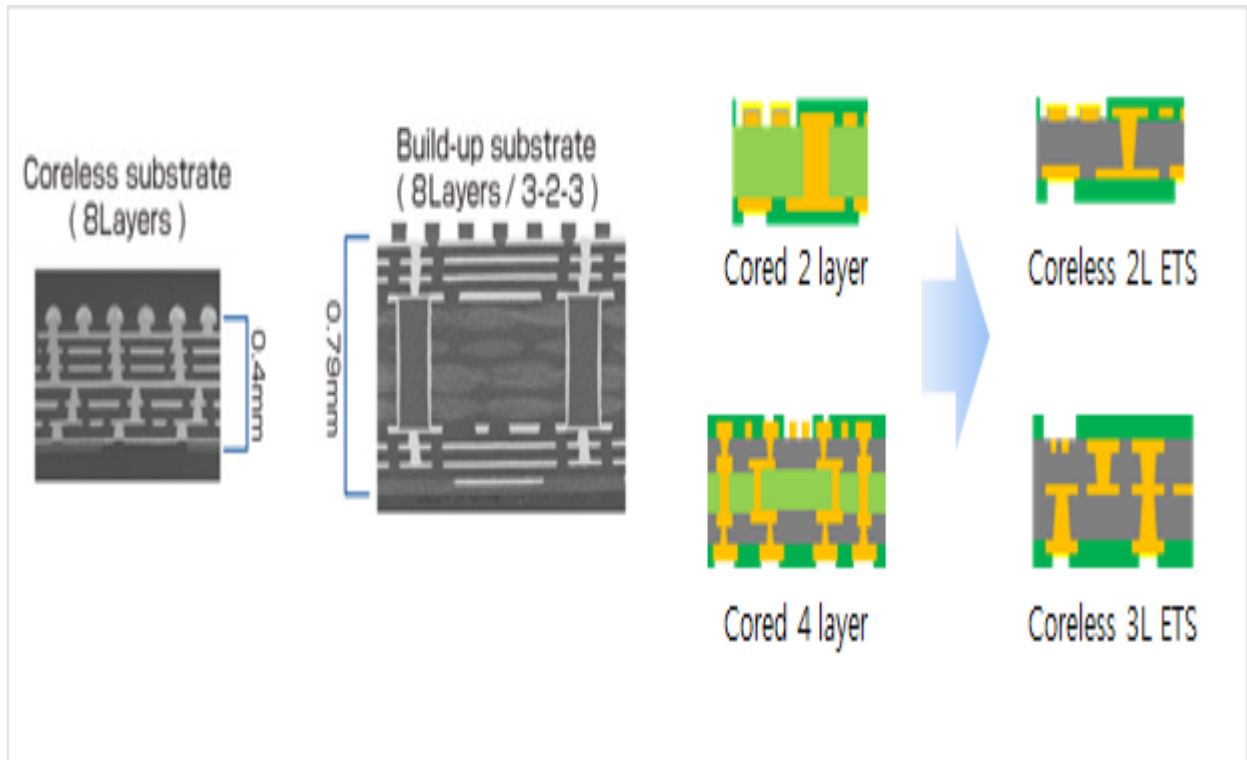


▲ Bond finger 위치 비교 Epoxy vs DAF / Bond finger pitch 에 따른 wire length 비교

반도체와 Substrate

두 번째로 이야기 하고 싶은 소재는 기판(substrate)입니다. 기판 설계에 한 트렌드는 Core 가 없는 Coreless 입니다. 전통적인 기판은 두꺼운 Core 를 중심으로 양쪽에 배선층을 적층합니다. Core 가 없다면 가격이 감소하고 패키지 전체 두께를 낮출 수 있어서 많이 주목받고 있는 기술이지요. 언제나 그렇지만 세상에 쉽고 편한 길은 없습니다. 비교적 딱딱한 Core 가 없어서 Warpage 에 영향을 미칠 수 있고, 혹은 전기적 특성에도 문제가 발생할 수 있습니다. 따라서 다양한 분야에서 동시에 패키지 성능 평가가 필요합니다.

기판의 배선층이 많아질수록 제조하는 공정이 추가되므로 가격은 상승합니다. 배선층 수를 줄일 수만 있다면 이 역시 원가절감에 큰 도움이 되겠지요. ETS (Embedded Trace Substrate)라는 기술도 coreless 기판의 일종인데, Core 대신에 프리프레그(Pre-Preg)를 사용하고 배선층 수도 줄일 수 있어서 최근 주목받고 있는 기술입니다.



▲ Cored vs Coreless substrate 단면 비교 / Embedded trace substrate 단면 구조

사진출처 : (좌)<https://goo.gl/8VNN1I>/(우)<https://goo.gl/wy8RWd>

언젠가 방문했던 원자재 납품 업체 사무실 한쪽 벽 화이트보드에 이런 글이 쓰여 있었습니다. '원가절감, 줄이지 못하면 죽는다.' 좀 무섭기도 한 표현인데요, 경쟁력을 갖추기 위해서는 원가절감은 선택이 아니라 필수가 되었습니다. 그래서 절박하고 결연한 의지를 표현한 것이라고 생각합니다. 가전제품 코너 앞에서 제품 가격표를 보고 마음을 줄이는 저 자신을 보면, 원가절감이 현업에서 참 중요한 일임을 새삼 느끼게 됩니다. 이번에는 소재를 가지고 이야기했다면 다음에는 제조공정 중에 어떤 기술들이 있는지를 살펴보도록 하겠습니다.



반도체 이야기

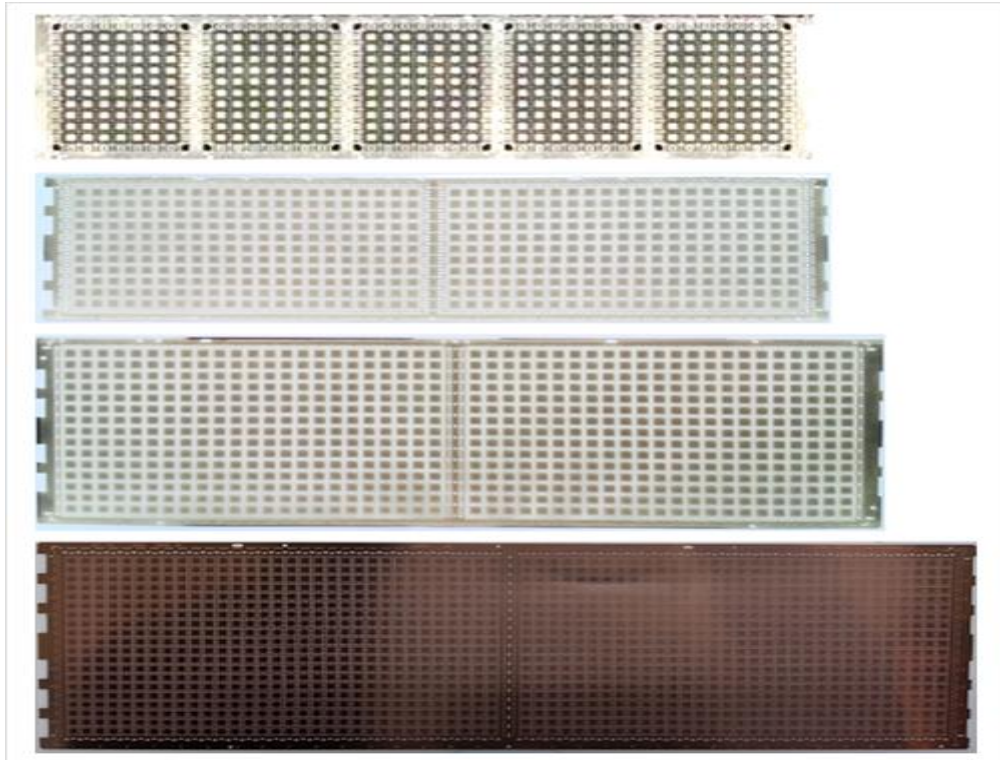
반도체 이야기

반도체 패키징 소재와 원가절감 이야기, 2편

대면적화

반도체 장비들은 대부분 1년 365일 멈추지 않고 가동됩니다. 간혹 뉴스에서 반도체 공장에 정전이 발생해 큰 손해를 봤다는 소식을 접할 수 있는데요, 그만큼 세밀하고 민감한 공정이라 장비 역시 일정한 상태를 유지해야 합니다. 그래서 꺼지지 않고 항상 유지가 되어 있어야 하지요. 장비가 쉬지 않고 가동되고 있다면, 같은 시간 내 더 많은 제품을 생산해야 원가절감을 할 수 있습니다. 어떻게 하면 더 많은 제품을 생산할 수 있을까요?

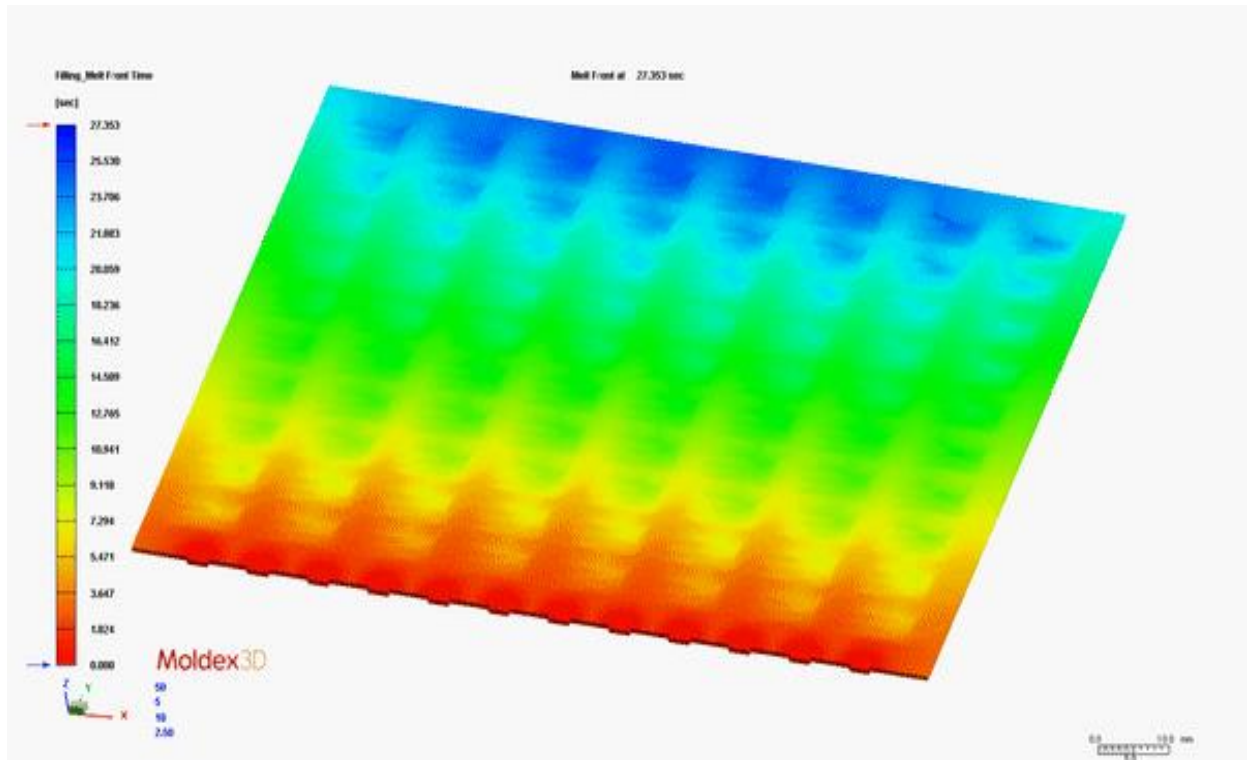
첫 번째는 **기판의 대면적화**입니다. 말이 좀 생소하게 들릴 수 있지만 쉽게 말해 한 번에 많이 만들 수 있도록 넓은 면적의 기판을 사용하는 것입니다. 최종 제품의 크기는 작게는 수 mm에서, 크게는 수십 mm에 이릅니다. 그런 제품을 날개로 작업하지 않고 여러 개가 배치된 스트립으로 만들어서 작업합니다. 일반적으로 패키징의 모든 공정은 스트립 단위로 이루어집니다. 와이어 본딩이나 플립칩 본딩을 시작해서 모든 공정이 마칠 때까지 스트립 단위로 공정이 진행되는데요, 앞서 설명한 대로 스트립 크기가 넓어져서 더 많은 패키징 개수를 한 번에 처리할 수 있다면, 공정 비용을 낮출 수 있습니다. 아래 그림은 <리드프레임 패키지의 스트립>입니다. 크기가 점점 더 커지면서 배치된 패키징 개수도 더 많아졌음을 알 수 있습니다. 그렇다면 여기서 질문이, 스트립 크기가 클수록 좋다면 지금보다 두 배 세 배 더 크게 만들면 되지 않을까요?



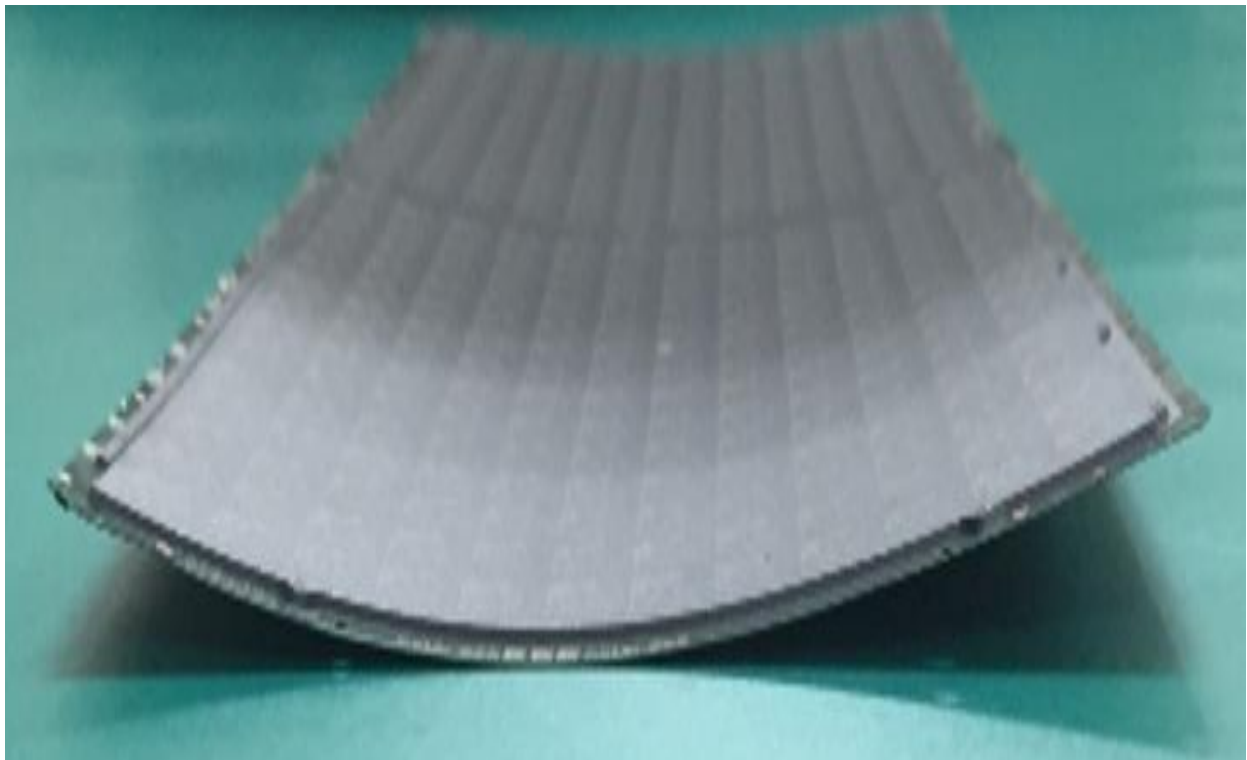
▲ QFN strip size

딱 잘라 말해, 그렇게 되면 패키징 공정이 어려워집니다. 몰딩 공정을 생각해 볼까요? 그림을 보면, EMC가 녹아서 금형 한쪽 끝에서 흘러들어 가서 빈 곳 없이 구석구석을 채우는데, 경화도 같이 진행됩니다. 요즘은 패키징 두께도 점점 얇아져서 EMC가 흘러가는 공간도 좁아지는데 전보다 더 먼 거리를 흐르면서 모든 공간을 채우는 것도 더 어려워지겠지요. 그래서 새로운 EMC를 개발하고 몰딩을 하는 장비도 그에 걸맞게 개선되어야 합니다.

몰딩을 해결했다고 해서 끝이 아닙니다. 스트립 크기가 커진 만큼 변형, Warpage도 같이 커질 수 있습니다. Warpage가 커지면 솔더볼을 붙일 때도 각각의 패키지로 자를 때에도 공정에 어려움이 따릅니다. 하지만 이 모든 수고를 통해 가격 경쟁력을 가질 수 있기에 계속 연구를 이어가고 있는 것이지요.



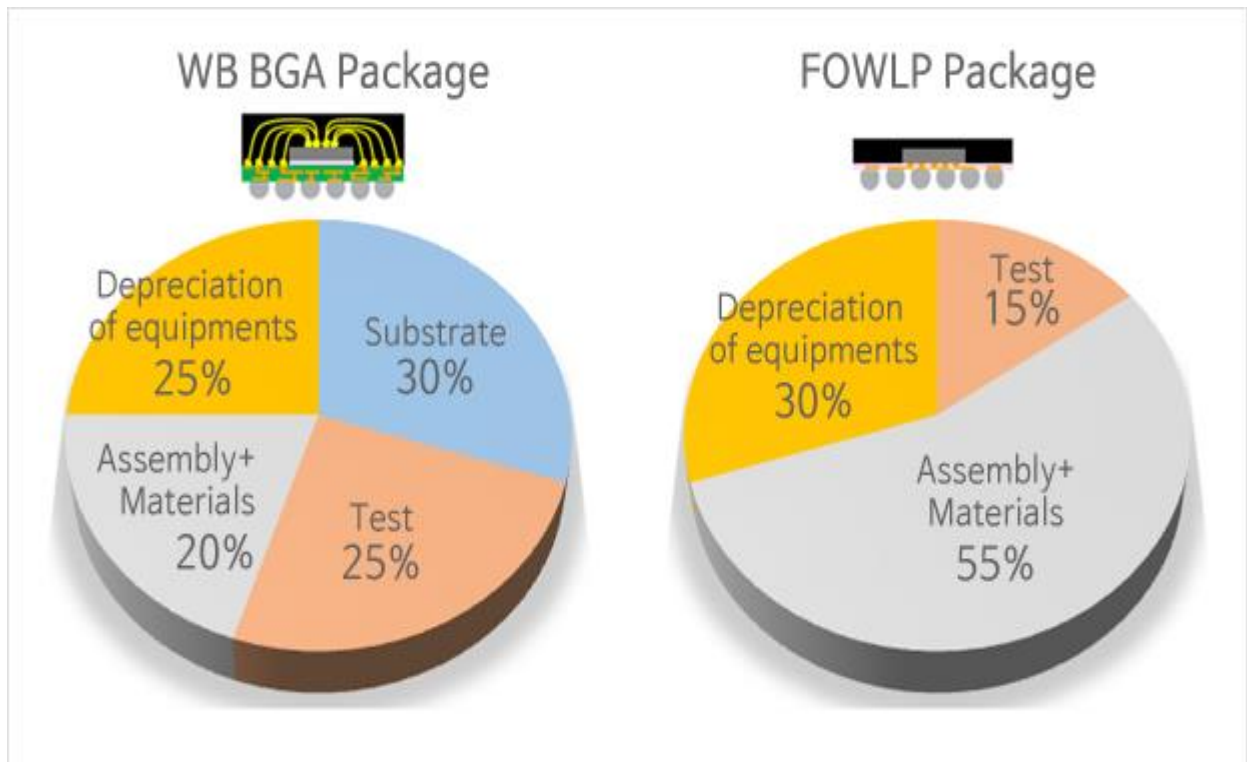
▲ Mold flow behavior in strip



▲ 몰딩 공정 후의 스트립 Warpage

패키징 구조

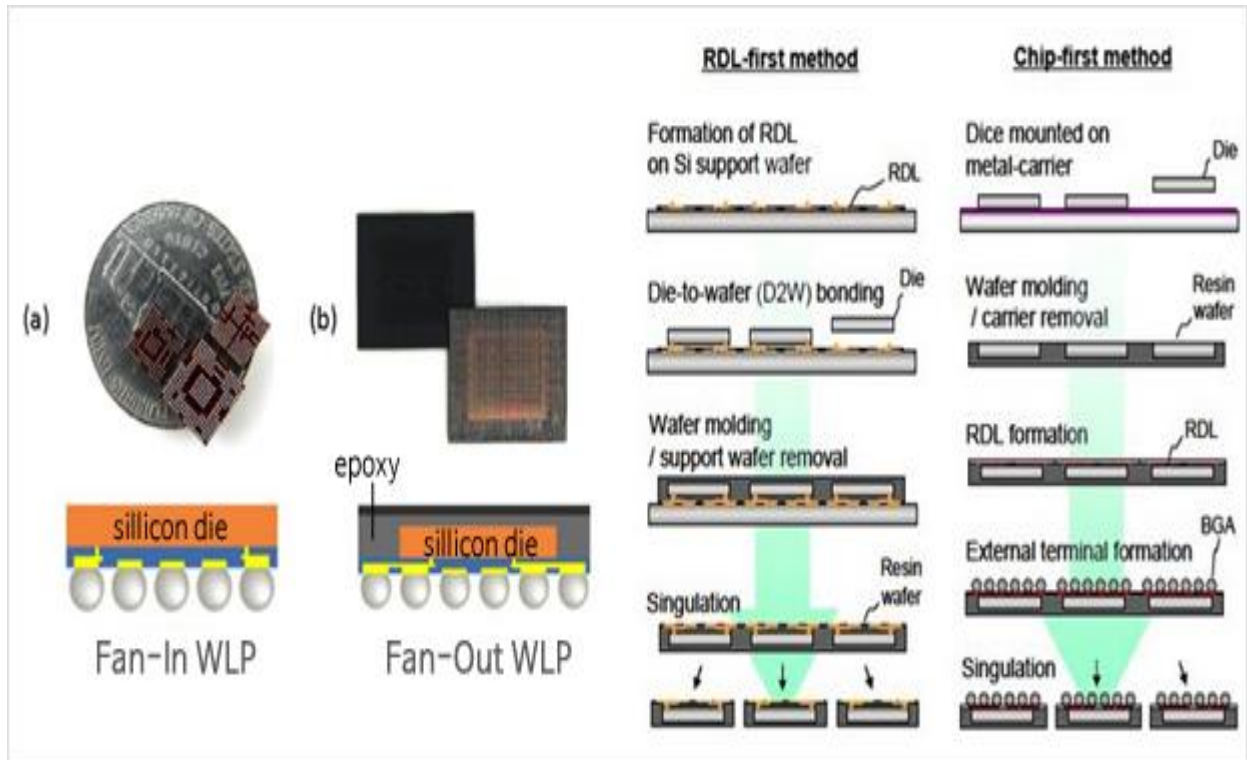
패키징 가격의 상당 부분은 기판(Substrate)이 차지합니다. 원가절감의 또 다른 시도는 기판의 가격을 낮추기는 데에 멈추지 않고 기판 자체를 생략하는데 이르렀습니다.



▲ 패키징 원가 구조 비교

사진출처 : <https://goo.gl/yoYL4F>

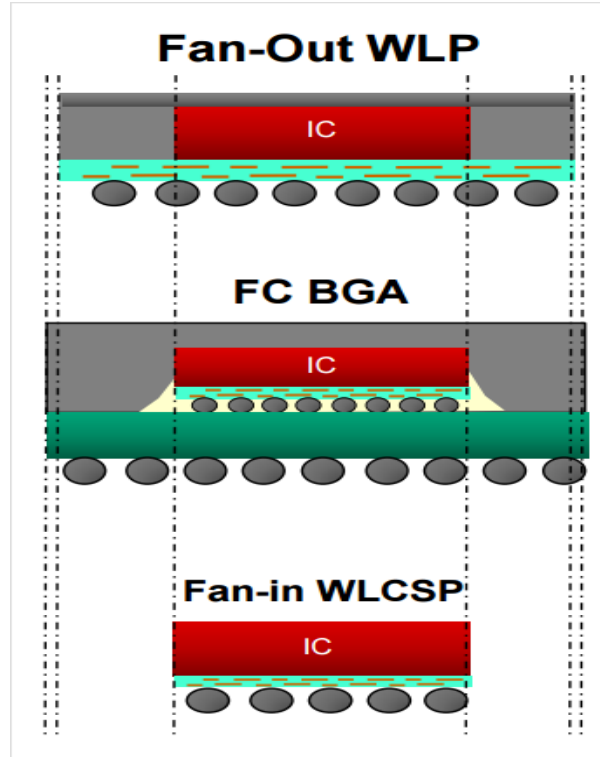
국내 외의 기판 제작 업체에서 만든 기판을 사용하지 않고, RDL (Redistribution Layer) 공정을 통해 패키징 업체에서 직접 기판을 제작하는 방식입니다. 이런 종류의 패키지를 WLP (Wafer Level Package)라고 부릅니다. Pre-preg 와 Core 대신에 수 um 두께의 RDL, Passivation 등으로 기존의 Laminate 기판을 대체할 수 있습니다. 아울러 I/O 개수가 증가하는 추세를 따라잡기 위해 칩 크기보다 큰 FOWLP (Fan-out WL)에 대한 관심이 더 증가하고 있습니다.



▲ (좌)Fan-in vs Fan-out WLP 비교/(우)FOWLP 제조과정

사진출처 : (좌)<https://goo.gl/xgJy1b>/(우)<https://goo.gl/RmNUcn>

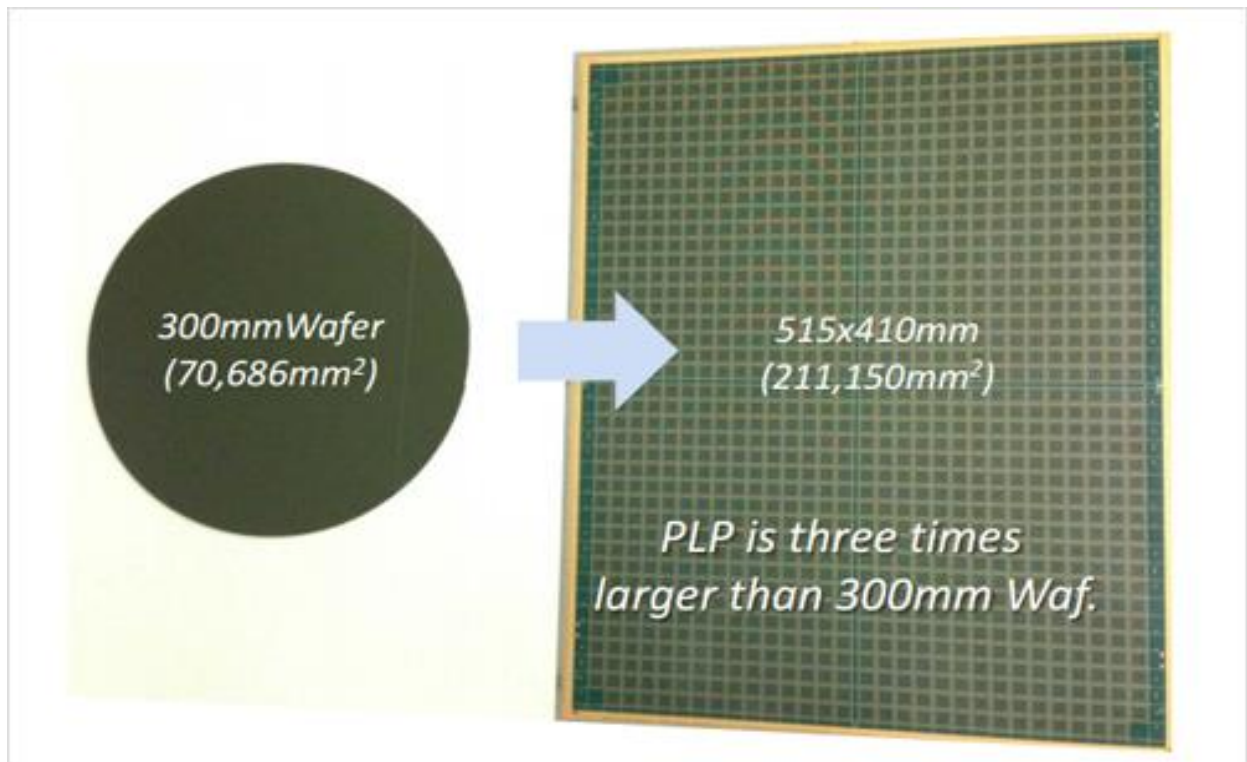
FOWLP의 장점은 기판 비용이 없어서 원가절감을 기대할 수 있습니다. FCCSP에 비해 Cu pillar 혹은 솔더범프와 같은 chip과 기판 사이의 Interconnection도 생략할 수 있습니다. 기판이 없기에 더 얇은 두께도 구현할 수 있습니다. 기판을 구성하는 두꺼운 절연체(pre-preg, Core)가 없기에 방열 효과 개선도 기대할 수 있습니다.



▲ FOWLP 와 경쟁 패키지 사이즈 비교

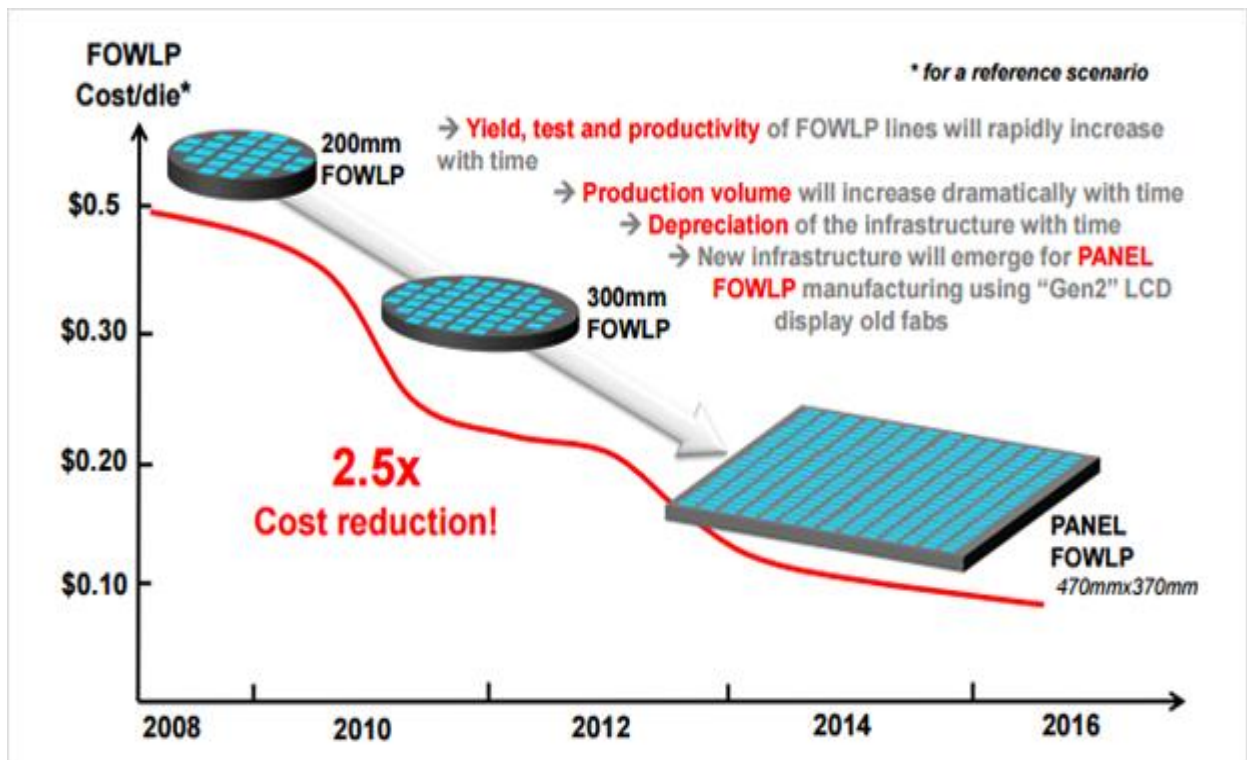
사진출처 : <https://goo.gl/yoYL4F>

이렇게 기판을 생략하면, 당연히 기판을 생산하는 업체 입장에서는 고민을 넘어서 생존을 걱정해야 할 처지입니다. 국내외 기판 제조 업체에서 FOWLP 에 대항할 수 있는 Panel FOWLP 개발하는 중인데요, FOWLP 는 공정의 기본 단위인 Wafer 크기가 제한되어 있습니다. 현재 12 인치 크기인데, 이보다 더 큰 Wafer 적용은 현실적으로 많은 어려움이 있습니다. Wafer 크기에 제한된 WLP 대신에 Panel FOWLP 는 PCB 기판을 사용하므로 Wafer 보다 더 큰 면적을 사용할 수 있습니다. 아래 그림에서는 12 인치 웨이퍼에 3 배에 해당하는 면적으로 패키징할 수 있습니다. 원형의 Wafer 에 비해 사각형의 Panel 이 면적 활용율에 훨씬 좋습니다. 공정상에 발생할 수 있는 문제만 잘 해결된다면 WLP 에 비해 분명 가격 경쟁력이 있는 것으로 평가되겠지요.



▲ Wafer 와 Panel 면적 비교

사진출처 : <https://goo.gl/mkKmmZ>



▲ Wafer 및 Panel 면적에 따른 원가 비교

사진출처 : <https://goo.gl/yoYL4F>

마무리하며

두 번에 걸쳐서 패키징에서 원가절감을 위해 어떤 노력과 연구를 하는지 살펴보았습니다. 아무래도 사람 마음은 조금이라도 더 싼 가격을 찾기 마련입니다. 어제보다 오늘에는 더 나은 기능과 더 낮은 가격을 기대하며 전자제품이 전시된 곳을 사람들은 유심히 쳐다보고 있습니다. 한 번에 끝나지 않고 패키징 업체의 숙명과도 같다고 생각합니다. 원가절감의 관점에서 패키징을 이해하는데 도움이 되었기를 바랍니다.

다음 호에는 또 어떤 이야기를 이어 나갈지 또 고민 속으로 빠져들 것 같은데요! 부족함에도 제 이야기에 관심 가져 주시는 분들이 많으시더라고요. 좀 더 재미있고 유익한 내용으로 다시 찾아뵙겠습니다
